

(54) SEMICONDUCTOR ELEMENT

(11) 62-145760 (A) (43) 29.6.1987 (19) JP

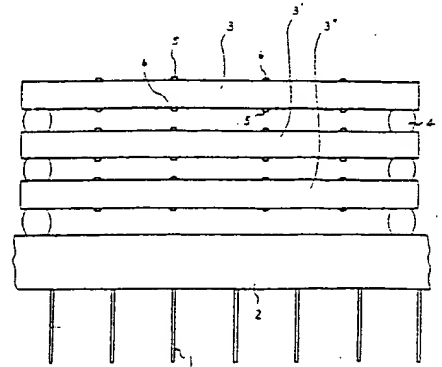
(21) Appl. No. 60-285568 (22) 20.12.1985

(71) HITACHI LTD (72) HIROAKI DOI(2)

(51) Int. Cl. H01L27/00, H01L25/04//H01L21/88

PURPOSE: To obtain a semiconductor element in which circuits of both side surfaces are connected with each other in a fine area to improve the integration of the circuit on the front surface by providing an infrared light emitting unit on one side surface, and providing a photo detector at the position opposite to the light emitting unit on the other side surface to use the infrared ray detected by the photo detector for a transmission signal between the circuits of both side surfaces.

CONSTITUTION: Semiconductor elements 3, 3', 3'' are disposed in a laminated state on a ceramic circuit substrate 1, and elements, and element 3'' and the substrate 1 are electrically connected therebetween by solder connectors 4. Circuits are formed on both side surfaces, an infrared light emitting diode 5 is provided on one side surface, and a photo detection diode 7 is provided at a position opposite to the diode 5 on the other side surface. The infrared ray received by the diode 6 is used as a transmission signal between the circuits on both side surfaces. Thus, the infrared ray emitted from the diode 5 is transmitted through the element itself to be detected by the diode 6 is transmitted between the circuits of both side surfaces. Accordingly, it is not necessary to open a connecting through hole at the semiconductor element itself to connect the circuits with each other in a fine area, thereby improving the integration of the circuit on the front surface.

**(54) SEMICONDUCTOR DEVICE**

(11) 62-145761 (A) (43) 29.6.1987 (19) JP

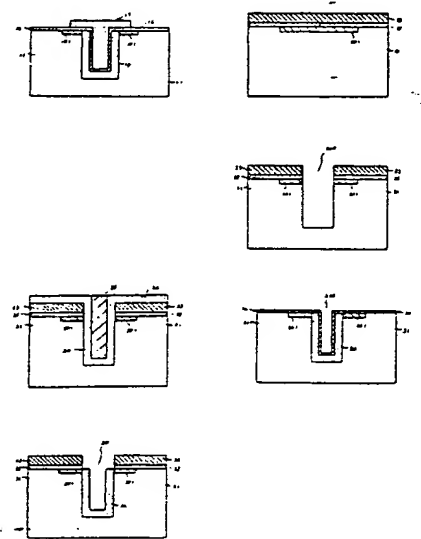
(21) Appl. No. 60-285544 (22) 20.12.1985

(71) HITACHI LTD(1) (72) ITARU OGIWARA(1)

(51) Int. Cl. H01L27/04

PURPOSE: To achieve a groove type capacitor structure having high reliability by using a dense conductor layer which can be readily controlled at its sheet resistance value and stably formed as compared with an impurity diffused layer on the inner surface of the groove.

CONSTITUTION: After an N-type diffused layer 301 is formed on a P-type silicon substrate 31, a silicon oxide film 32 and a silicon nitride film 33 are formed, etched by a normal photo-etching method and an anisotropic dry etching method to form a groove 310 to become a capacitor. Then, a polycrystalline silicon film 34 to which an N-type impurity is added is formed on the entire surface by a chemical vapor-phase growing method. Thereafter, a resin film 35 is buried in the groove to flatten the surface, the surface of the film 34 is etched to remain it only in the groove 310. After etching the film 35, the film 33 and the film 32 are removed, and a silicon oxide film 36 is formed on the entire surface. Thereafter, when the polycrystalline silicon film to become a capacitor electrode is buried and flattened and then patterned, a groove type capacitor structure is obtained.

**(54) SEMICONDUCTOR DEVICE**

(11) 62-145762 (A) (43) 29.6.1987 (19) JP

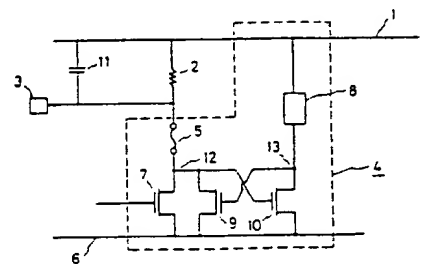
(21) Appl. No. 60-288134 (22) 19.12.1985

(71) MITSUBISHI ELECTRIC CORP (72) TAKAYUKI MIYAMOTO

(51) Int. Cl. H01L27/04//H01L21/82

PURPOSE: To enhance an operation margin of a fuse program circuit when a power source is turned ON without supplying a large current at fuse programming time by disposing a capacitor between a fuse program power source and a current source, and reducing an impedance when the power source is turned ON.

CONSTITUTION: A resistance element 2 is connected between a power source line 1 and a pad 3 for a fuse program power source, a fuse circuit 4 is composed of a fuse 5 and a fuse program transistor 7 connected in series between a crossing point of the element 2 with the pad 3 and a GND line 6, a load resistance element 8, and a pair of transistors 9, 10 for forming a flip-flop element, and a capacitor 11 having a large capacitance value is inserted between the line 1 and the pad 3. Accordingly, the resistance value R of the element 2 becomes equivalently small when the power source is turned ON, thereby enhancing the circuit operation margin.



⑫ 公開特許公報(A)

昭62-145760

⑬ Int.Cl.⁴ 識別記号 庁内整理番号 ⑭ 公開 昭和62年(1987)6月29日
H 01 L 27/00 8122-5F
25/04 7638-5F
// H 01 L 21/88 6708-5F 審査請求 未請求 発明の数 1 (全2頁)

⑮ 発明の名称 半導体素子

⑯ 特 願 昭60-285568

⑰ 出 願 昭60(1985)12月20日

⑱ 発 明 者 土 居 博 昭 土浦市神立町502番地 株式会社日立製作所機械研究所内
⑲ 発 明 者 坂 本 達 幸 土浦市神立町502番地 株式会社日立製作所機械研究所内
⑳ 発 明 者 嶋 岡 誠 土浦市神立町502番地 株式会社日立製作所機械研究所内
㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
㉒ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称 半導体素子

2. 特許請求の範囲

両表面に回路を形成し、両回路を相互に接続して成る半導体素子において、一方の表面に赤外線発光部を設け、他方の表面の前記発光部と対向する位置に受光部を設け、該受光部で受光される赤外線を両表面の回路間の伝送信号に用いることを特徴とする半導体素子。

3. 発明の詳細な説明

〔発明の利用分野〕

本発明は集積回路(IC、LSI)に用いる半導体素子に係り、特に半導体素子の両表面に形成した回路間の信号伝送部の構造に関する。

〔発明の背景〕

両表面に回路を形成した半導体素子において、前記回路の相互接続は、従来、特公昭58-11100号に記載のように半導体素子自体に食刻処理により貫通孔を明け、この孔内部に絶縁処理を施し、メタライゼーションにより形成した貫通導体によ

り行っている。しかし、食刻処理により形成した貫通孔は特公昭58-11100号のFig1Bに示されているように、半導体素子の表面において該半導体素子の板厚程度の長さを一辺とする正方形より大きな面積を有する孔となるため、半導体素子表面の回路の集積度が低下するという問題がある。

〔発明の目的〕

本発明の目的は、両表面の回路の相互接続を微小面積で行うことにより、表面の回路の集積度を向上させることができる半導体素子を提供することにある。

〔発明の概要〕

本発明は、赤外線が半導体素子を透過することに着目し、一方の表面に赤外線発光部を設け、他方の表面の前記発光部と対向する位置に受光部を設け、該受光部で受光される赤外線を両表面の回路間の伝送信号に用いる構成として、回路の相互接続を微小面積で行えるようにしたものである。

〔発明の実施例〕

以下、本発明の一実施例を図面により説明する。

図は本発明による半導体素子をセラミック配線基板上に積層した側面図を示し、1は入出力用ピン2を有するセラミック配線基板、3、3'、3''は本発明によるSi半導体素子で、各半導体素子はセラミック配線基板1上に積層状態で配置され、半導体素子間および半導体素子3''とセラミック配線基板1とははんだ接続体4でそれぞれ電気的に接続されている。前記はんだ接続体4は各半導体素子の機械的保持の役目も兼ねている。

前記の各半導体素子は、両表面に回路（図示省略）を形成していると共に、一方の表面に赤外線発光ダイオード5を設け、かつ他方の表面の前記発光ダイオード5と対向する位置に受光ダイオード6を設けている。そして、受光ダイオード6に受光される赤外線を両表面の回路間の伝送信号に用いるようにしてある。尚、前記の発光ダイオード5および受光ダイオード6は光透過性接着剤により接着して取付けられる。

本発明による半導体素子においては、発光ダイオード5から発光し半導体素子自体を透過して受

光ダイオード6にて受光される赤外線により両表面の回路間の伝送を行う。従つて、半導体素子自体に接続用の貫通孔をあける必要がなくなり、しかも受光ダイオード6を数10 μm 以下の寸法にすることは比較的容易であるので、微小面積にて回路の相互接続が可能となり、表面の回路の集積度を向上できる。

〔発明の効果〕

以上説明したように、本発明によれば、両表面の回路の相互接続を微小面積で行えるので、表面の回路の集積度を向上させることができる。

4. 図面の簡単な説明

図面は本発明の半導体素子の一実施例を示す側面図である。

3、3'、3''…半導体素子、5…赤外線発光ダイオード、6…受光ダイオード。

代理人 弁理士 小川勝男

(3)

(4)

